



功 能	符 号	说 明	功 能	符 号	说 明																																				
与门		只有当所有的逻辑输入为真，逻辑输出才为真。	延时关																																						
或门		任何一个逻辑输入为真，逻辑输出为真。																																							
非门		如果逻辑输入不存在，逻辑输出Z存在。	延时开																																						
有限制的或门		若为真值的逻辑输入的数量大于等于“n”，逻辑输出为真。																																							
		若为真值的逻辑输入的数量小于等于“n”，逻辑输出为真。																																							
置位优先记忆装置		<div>时序图</div> <div>逻辑状态</div> <table><tr><td></td><td>X</td><td>Y</td><td>Z</td></tr><tr><td>1</td><td>0</td><td>0</td><td>0</td></tr><tr><td>2</td><td>1</td><td>0</td><td>1</td></tr><tr><td>3</td><td>0</td><td>0</td><td>1</td></tr><tr><td>4</td><td>0</td><td>1</td><td>0</td></tr><tr><td>5</td><td>0</td><td>0</td><td>0</td></tr><tr><td>6</td><td>1</td><td>1</td><td>1</td></tr><tr><td>7</td><td>0</td><td>0</td><td>1</td></tr><tr><td>8</td><td>0</td><td>1</td><td>0</td></tr></table>		X	Y	Z	1	0	0	0	2	1	0	1	3	0	0	1	4	0	1	0	5	0	0	0	6	1	1	1	7	0	0	1	8	0	1	0	输入信号延时触发		
			X	Y	Z																																				
1	0	0	0																																						
2	1	0	1																																						
3	0	0	1																																						
4	0	1	0																																						
5	0	0	0																																						
6	1	1	1																																						
7	0	0	1																																						
8	0	1	0																																						
脉冲输出			输入信号延时触发																																						